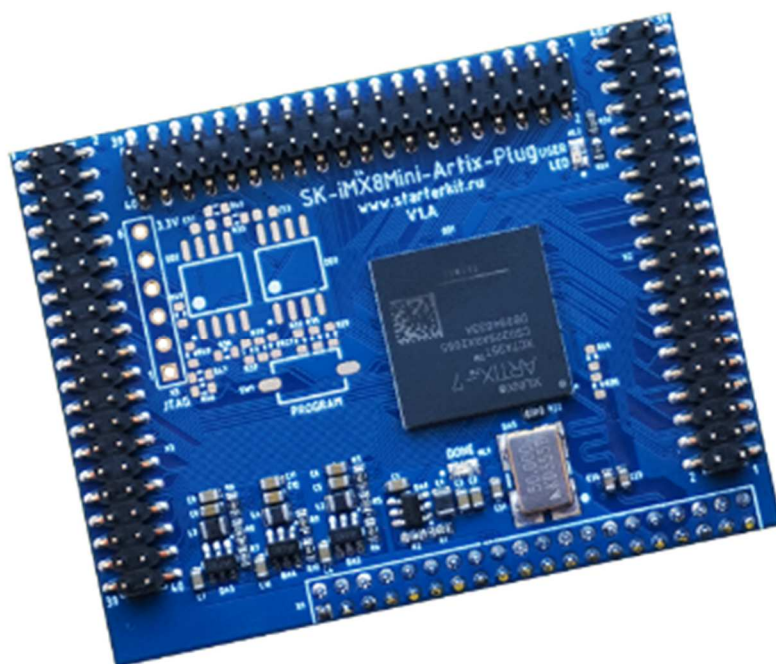


SK-IMX8MINI-ARTIX-PLUG

ИНСТРУКЦИЯ ПОЛЬЗОВАТЕЛЯ ПРИ СОВМЕСТНОМ
ИСПОЛЬЗОВАНИИ С ПЛАТОЙ SK-IMX8MINI, SK-
IMX8MINI-MB, SK-IMX8MINI-SODIMM-MB



SK-iMX8Mini-Artix-Plug

SK-IMX8MINI-ARTIX-PLUG

- FPGA Xilinx Artix-7 XC7A35T
- Количество IO – 114
- Генератор 50МГц
- Габариты: 60x46,5мм
- Температурный диапазон -0 ... +70С

НАЗНАЧЕНИЕ

Модуль расширения предназначен для реализации автоматов программируемой логики с доступом посредством высокоскоростной шины PCIe.

Содержит чип FPGA Xilinx Artix-7 XC7A35T имеющий в своем составе модуль аппаратной реализации шины PCIe x 1 Lane 2.5ГГц (существует разновидность этого чипа с поддержкой частоты работы шины 5ГГц).

PCIe шина FPGA подключается к процессору i.MX8Mini для обеспечения высокоскоростной передачи данных.

Конфигурация FPGA осуществляется с процессора при загрузке системы, не требуются дополнительные кабели и программаторы.

ПОДКЛЮЧЕНИЕ

Модуль расширения должен подключаться исключительно при отсоединенном кабеле питания платы! Т.к. изделия на основе i.MX8 в выключенном состоянии не отключают питающее напряжение 5В, а при соединении модуля расширения не гарантируется первоочередное установление соединения цепи «земли», что может привести к выходу из строя.

Разъемы подключения модуля расширения:

SK-iMX8Mini – X1

SK-iMX8Mini-MB – X1

SK-iMX8Mini-SODIMM-MB – X1

ОСОБЕННОСТИ СОСТАВА ЯДРА LINUX И ЗАГРУЗКИ FPGA

Штатно, драйвер шины PCIe включен в состав ядра Linux но он не поддерживает режим работы обнаружения новых подключаемых устройств (Hot-Plug), т.е. регистрируются лишь те устройства, которые были подключены на момент инициализации системы (старта ядра). Т.к. загрузка конфигурации (подключение PCIe устройства) происходит после загрузки системы – устройство не будет обнаружено системой. Для устранения этого недостатка был адаптирован загрузчик U-boot – добавлена функция загрузки конфигурации FPGA, эта функция по умолчанию отключена, включается присвоением «1» переменной окружения `fpga_boot=1` (это можно сделать редактированием исполняемого файла загрузчика в текстовом редакторе). Используемый по умолчанию файл конфигурации должен находиться в корневой ФС `/root/fpga.bit`

Так же имеется утилита загрузки конфигурации `fpga_loader`, аргументом запуска которой указывается загружаемый конфигурационный файл:

```
#!/fpga_loader fpga.bit
Program pulse done, waiting to init ...
Size of input file 2192129 Bytes
Download FPGA ... succesfull.
```

SK-iMX8Mini-Artix-Plug

Важно! При работе с PCIe шиной нельзя обновлять конфигурацию, это необходимо делать исключительно обновлением файла конфигурации с последующей перезагрузкой системы.

ДЕМОНСТРАЦИОННЫЙ ПРИМЕР

Для демонстрации работоспособности был создан проект в Xilinx Vivado использующий IP PCIe с добавлением регистра вывода, подключаемого через XOR функцию с сигналом PCIe link с светодиода HL2 (маркировка «LED»).

Пример взаимодействия pci_test.c в бесконечном цикле записывает блок данных в BRAM память модуля расширения, считывает обратно и сверяет контрольную сумму, результат выводит в консоль. Так же он с периодом в несколько сотен миллисекунд записывает новое значение в регистр вывода, в результате чего светодиод «LED» начинает мигать.

```
#!/pci_test
Test of iMX8Mini and SK-iMX8Mini-Artix-Plug interconnection.
Make sure download pcie_test.bit configuration of FPGA on u-boot donloading stage!
Usage: ./pci_test [-p PCI_ID] [-b BAR] [-s SIZE]
Now: PCI_ID 10EE:7024, BAR 0, SIZE 0x400
pci device /sys/bus/pci/devices/0000:01:00.0
Loop - 1 (write-read 2000 blocks), test OK
Loop - 2 (write-read 2000 blocks), test OK
Loop - 3 (write-read 2000 blocks), test OK
...
```

ТЕСТОВЫЙ ОБРАЗ СИСТЕМЫ

Для тестирования подготовлен образ системы включающий в себя конфигурацию FPGA с загрузкой при старте, располагается YandexDisk\YandexDisk\FTP\SK-iMX8Mini\Boot\Buildroot\sk-imx8mini-artix-plug\

Частичный лог загрузки:

```
U-Boot 2019.04-4.19.35-1.1.0+g4d377539a1 (Oct 05 2020 - 12:50:52 +0300)
CPU: Freescale i.MX8MMQ rev1.0 1600 MHz (running at 1200 MHz)
CPU: Industrial temperature grade (-40C to 105C) at 58C
Reset cause: POR
Model: Starterkit SK-iMX8Mini board
DRAM: 1 GiB
MMC: FSL_SDHC: 0, FSL_SDHC: 2
Loading Environment from MMC... *** Warning - bad CRC, using default environment
In: serial
Out: serial
Err: serial

BuildInfo:
- ATF
- U-Boot 2019.04-4.19.35-1.1.0+g4d377539a1
switch to partitions #0, OK
mmc2(part 0) is current device
flash target is MMC:2
```

SK-iMX8Mini-Artix-Plug

```
Net: eth0: ethernet@30be0000
Fastboot: Normal
Normal Boot
Autobooting in 0 seconds, press "<Esc><Esc>" to stop
switch to partitions #0, OK
mmc2(part 0) is current device
16351744 bytes read in 89 ms (175.2 MiB/s)
Booting from mmc ...
2192129 bytes read in 139 ms (15 MiB/s)
load 0x217301 bytes from memory address 0x43800000
Program pulse done, waiting to init ...
Download FPGA ... succesfull
35393 bytes read in 8 ms (4.2 MiB/s)
## Flattened Device Tree blob at 43000000
   Booting using the fdt blob at 0x43000000
   Using Device Tree in place at 0000000043000000, end 000000004300ba40

Starting kernel ...
```

В этот момент загорается светодиод «DONE» сигнализирующий о успешной загрузке конфигурации FPGA.

...

```
Welcome to Buildroot
buildroot login:
```

К моменту приглашения консоли загорится светодиод «LED» сигнализирующий о успешном подключении PCIe устройства.

Login/password – root

Запускаем утилиту тестирования:

```
#!/pci_test
Test of iMX8Mini and SK-iMX8Mini-Artix-Plug interconnection.
Make sure download pcie_test.bit configuration of FPGA on u-boot donloading stage!
Usage: ./pci_test [-p PCI_ID] [-b BAR] [-s SIZE]
Now: PCI_ID 10EE:7024, BAR 0, SIZE 0x400
pci device /sys/bus/pci/devices/0000:01:00.0
Loop - 1 (write-read 2000 blocks), test OK
Loop - 2 (write-read 2000 blocks), test OK
Loop - 3 (write-read 2000 blocks), test OK
...
```

Светодиод «LED» начнет мигать.